

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-102625

(43)Date of publication of application : 15.04.1997

(51)Int.CI.

H01L 31/04
H01L 21/3065

(21)Application number : 08-041617

(71)Applicant : KYOCERA CORP

(22)Date of filing : 28.02.1996

(72)Inventor : INOMATA YOSUKE
FUKUI KENJI
TAKAYAMA MICHIIRO
SHIRASAWA KATSUHIKO

(30)Priority

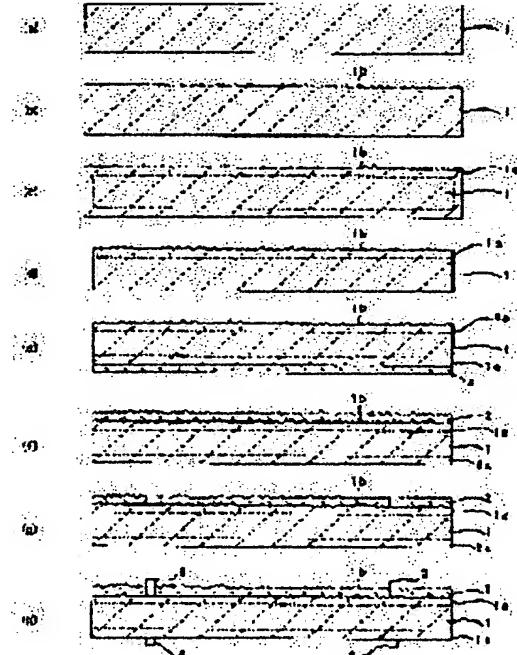
Priority number : 07192858 Priority date : 28.07.1995 Priority country : JP

(54) MANUFACTURE OF SOLAR CELL ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To dissolve complicated works of long time in a manufacturing process, and enable uniformly to etch the whole surface of a semiconductor wafer.

SOLUTION: In a method of manufacturing a solar cell element, a semiconductor substrate 1 is carried in a dry etching apparatus, a very small uneven part 1b is formed on the front side of the semiconductor substrate, a PN junction part is formed on the front side of the semiconductor substrate, and electrodes 5, 6 are formed on the front side and the back side of the semiconductor substrate. After the semiconductor substrate 1 is carried in the dry etching apparatus, gas for forming a mask and etching gas are simultaneously introduced in the dry etching apparatus, and the very small uneven part 1b is formed on the semiconductor substrate 1. The shape of the uneven part 1b is effectively optimized by introducing gas for flattening a shape simultaneously or continuously after the very small uneven part 1b is formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the abandonment
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application] 02.06.1997

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-102625

(43)公開日 平成9年(1997)4月15日

(51)Int.Cl.⁶
H 0 1 L 31/04
21/3065

識別記号 庁内整理番号

F I
H 0 1 L 31/04
21/302

技術表示箇所
A
F

審査請求 未請求 請求項の数5 O L (全5頁)

(21)出願番号 特願平8-41617
(22)出願日 平成8年(1996)2月28日
(31)優先権主張番号 特願平7-192858
(32)優先日 平7(1995)7月28日
(33)優先権主張国 日本 (JP)

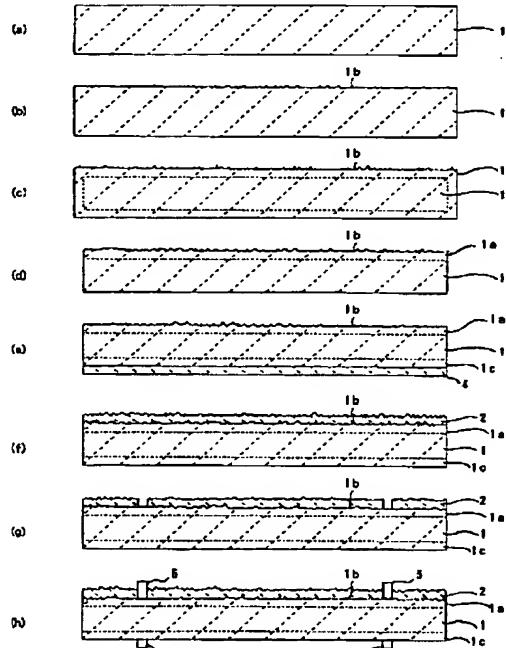
(71)出願人 000006633
京セラ株式会社
京都府京都市山科区東野北井ノ上町5番地
の22
(72)発明者 猪股 洋介
滋賀県八日市市蛇溝町長谷野1166番地の6
京セラ株式会社滋賀工場内
(72)発明者 福井 健次
滋賀県八日市市蛇溝町長谷野1166番地の6
京セラ株式会社滋賀工場内
(72)発明者 高山 道寛
滋賀県八日市市蛇溝町長谷野1166番地の6
京セラ株式会社滋賀工場内
最終頁に続く

(54)【発明の名称】 太陽電池素子の製造方法

(57)【要約】 (修正有)

【課題】 製造工程の煩雑化と長時間化を解消すると共に、半導体ウェハの全面を均一にエッチングできるようとする。

【解決手段】 半導体基板1をドライエッチング装置内に搬入して、この半導体基板の表面側に微小な凹凸部1bを形成した後に、この半導体基板の表面側にP N接合部を形成して半導体基板の表面側と裏面側に電極5、6を形成する太陽電池素子の製造方法であって、上記ドライエッチング装置内に半導体基板を搬入した後に、このドライエッチング装置内にマスク形成用ガスとエッティングガスを同時に導入して上記半導体基板に微小な凹凸部を形成する。また、それと同時に、あるいはその後に連続して形状平坦化用ガスを導入することにより、凹凸部の形状を効率的に最適化する。



【特許請求の範囲】

【請求項1】 半導体基板をドライエッティング装置内に搬入して、この半導体基板の表面側に微小な凹凸部を形成した後に、この半導体基板の表面側にP N接合部を形成して半導体基板の表面側と裏面側に電極を形成する太陽電池素子の製造方法において、前記ドライエッティング装置内に半導体基板を搬入した後に、このドライエッティング装置内にマスク形成用ガスとエッティングガスを同時に導入して前記半導体基板に前記微小な凹凸部を形成することを特徴とする太陽電池素子の製造方法。

【請求項2】 前記マスク形成用ガスがフロロカーボン系ガスであることを特徴とする請求項1に記載の太陽電池素子の製造方法。

【請求項3】 前記エッティングガスが塩素系ガスであることを特徴とする請求項1に記載の太陽電池素子の製造方法。

【請求項4】 半導体基板をドライエッティング装置内に搬入して、この半導体基板の表面側に微小な凹凸部を形成した後に、この半導体基板の表面側にP N接合部を形成して半導体基板の表面側と裏面側に電極を形成する太陽電池素子の製造方法において、前記ドライエッティング装置内に半導体基板を搬入した後に、このドライエッティング装置内にマスク形成用ガスとエッティングガスを導入して前記半導体基板に前記微小な凹凸部を形成すると同時に、もしくは微小な凹凸部を形成した後に形状平坦化用ガスを導入することを特徴とする太陽電池素子の製造方法。

【請求項5】 前記形状平坦化用ガスが六フッ化硫黄ガスであることを特徴とする請求項4に記載の太陽電池素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は太陽電池素子の製造方法に関し、特に半導体基板の表面側に微小な凹凸部を有する太陽電池素子の製造方法に関する。

【0002】

【従来の技術】 従来から、太陽電池における半導体基板での光吸収をよくするために、半導体基板の表面に微小な凹凸を形成することが行われている。この微小な凹凸部を形成するには、次のように形成される。

【0003】 すなわち、まず太陽電池の主要部分を構成するシリコンなどから成る半導体基板の表面に、ノボラック樹脂を主体とするフォトレジスト膜を厚さ1μm程度に塗布して形成し、次に反応性イオンエッティング装置の真空槽内のホルダ上に半導体基板を設置して、この真空槽内を所定の真空中に維持するとともに、塩素系ガスを導入して高周波電力を印加することでプラズマを発生させて前記フォトレジスト膜をドライエッティング法で除去するとともに、受光面に多数の微小な凹凸部を略一様に形成したり、半導体基板の表面に原料ガスとしてメタ

ン (CH_4) と水素 (H_2) を用いてプラズマCVD法で厚さ0.3μmのハイドロカーボン膜を形成し、この半導体基板を真空槽内のホルダに設置して、真空槽内を所定の真空中に維持するとともに、塩素系ガスを導入して高周波電力を印加することでプラズマを発生させて前記ハイドロカーボン膜を除去すると共に、受光面に多数の微小な凹凸部を略一様に形成する。

【0004】 このように半導体基板の表面にフォトレジスト膜を塗布してドライエッティング法で除去したり、ハイドロカーボン膜を形成してプラズマエッティング法で除去すると、フォトレジスト膜やハイドロカーボン膜は、エッティング開始後からその表面が凹凸になるようエッティングされていき、フォトレジスト膜やハイドロカーボン膜が散点状に除去されて半導体基板は部分的に露出し、露出した部分から半導体基板が順次エッティングされて半導体基板の表面にも微小な凹凸部が形成される（例えば特開平5-75152号公報参照）。

【0005】

【発明が解決しようとする課題】 ところが、この従来の太陽電池素子の製造方法では、半導体基板の表面にフォトレジスト膜やハイドロカーボン膜を形成した後に、塩素系ガスを導入してレジスト膜やハイドロカーボン膜をエッティングして半導体基板の表面に微小な凹凸部を形成することから、フォトレジスト膜やハイドロカーボン膜を形成する工程とこのフォトレジスト膜やハイドロカーボン膜を部分的に除去する工程が2工程になり、製造工程が煩雑になって、製造に長時間を要するという問題があった。

【0006】 また、上記のようなドライエッティング法によって微小な凹凸部を形成する以外に、テキスチャーエッティングやバーニングしたSiN_x膜をマスクとして、NaOHやKOHなどのアルカリ溶液を用いてエッティングを行うことによって半導体基板の表面部に微小な凹凸部を形成する方法もあるが、このようなアルカリ溶液を用いる方法では、半導体基板として多結晶の半導体基板を用いた場合、面方位によってエッティングされる形状やエッティング速度が異なり、半導体基板の全面を均一にはエッティングできず、光吸収を効率的には行うことができないという問題があった。

【0007】 本発明はこのような従来方法の問題点に鑑みて発明されたものであり、製造工程の煩雑化と長時間化を解消すると共に、半導体基板の全面を均一にエッティングできる太陽電池素子の製造方法を提供すること目的とする。

【0008】

【課題を解決するための手段】 上記目的を達成するため、請求項1に係る太陽電池素子の製造方法では、半導体基板をドライエッティング装置内に搬入して、この半導体基板の表面側に微小な凹凸部を形成した後に、この半導体基板の表面側にP N接合部を形成して半導体基板の

表面側と裏面側に電極を形成する太陽電池素子の製造方法において、前記ドライエッティング装置内に半導体基板を搬入した後に、このドライエッティング装置内にマスク形成用ガスとエッティングガスを同時に導入して前記半導体基板に前記微小な凹凸部を形成する。

【0009】このように構成すると、半導体基板の表面にフォトレジスト膜やハイドロカーボン膜を形成する工程と、このフォトレジスト膜やハイドロカーボン膜をエッティングして半導体基板の表面に微小な凹凸部を形成する工程が一つの工程になり、製造工程を簡略化して短時間で製造できるようになると共に、半導体基板として多結晶基板を用いた場合でも、この半導体基板の全面を均一にエッティングできるようになる。

【0010】また、請求項4に係る太陽電池素子の製造方法では、半導体基板をドライエッティング装置内に搬入して、この半導体基板の表面側に微小な凹凸部を形成した後に、この半導体基板の表面側にPN接合部を形成して半導体基板の表面側と裏面側に電極を形成する太陽電池素子の製造方法において、前記ドライエッティング装置内に半導体基板を搬入した後に、このドライエッティング装置内にマスク形成用ガスとエッティングガスを導入して前記半導体基板に前記微小な凹凸部を形成すると同時に、微小な凹凸部を形成した後に形状平坦化用ガスを導入する。

【0011】このように構成すると、半導体基板の表面に形成される微小な凹凸部の先端部が鋭くなりすぎて次工程でも破損することが有効に防止できると共に、半導体基板の表面積が増大しすぎて太陽電池の開放電圧(V_{oc})が低下することを防止できる。

【0012】

【発明の実施の形態】以下、本発明の実施形態を添付図面に基づき詳細に説明する。図1(a)～(h)は請求項1に係る太陽電池素子の製造工程を示す図である。まず、同図(a)に示すように、0.2～1.0mm程度の厚みを有する半導体基板1を用意する。この半導体基板1は、CZ法、FZ法、EFG法、或いは铸造法などで形成された単結晶又は多結晶のシリコンをスライスして形成され、例えばボロン(B)等のP型不純物を含有する。

【0013】次に、同図(b)に示すように、半導体基板1の表面側に微小な凹凸部1bを形成する。この微小な凹凸部1bは、半導体基板1の表面にマスクを散点状に形成して例えばプラズマエッティング法、スパッタリング法、或いはイオンビームエッティング法などで形成される。この場合、マスク形成用ガスとしては、三フッ化メタン(CHF₃)などのガスを用いることができ、エッティング用ガスとしては塩素(Cl₂)などの塩素系ガスを用いることができる。また、酸素(O₂)などの調整用ガスを用いてもよい。このようなガスを500mTorr以下の圧力に設定したドライエッティング装置内に同

時に導入してRFパワー100W～10000W程度を印加する。半導体基板1上に、薄膜形成用ガスでポリマーを形成すると同時に、このポリマーをエッティングガスで部分的にエッティングし、この部分的にエッティングされたポリマーをマスクとして半導体基板1に微小な凹凸部1bができるようエッティングする。なお、マスク形成用ガスとして三フッ化メタンを用いる場合は、3.0scm程度の流量とし、エッティングガスとして塩素系ガスを用いる場合は、18.0scm程度の流量とし、調整用ガスとして酸素を用いる場合は、2.25scm程度の流量とする。

【0014】マスク形成用ガス、エッティング用ガス、及び調整用ガスの3種類の全ガス流量は変化してもよいが、流量比は同じであることが望ましい。ガスの全流量とRFパワーが大きくなればなるほど凹凸部1bの形成速度は早くなる。

【0015】次に、同図(c)に示すように、半導体基板1の表面部分にN層1aを設け、PN接合部を形成する。N層1aの深さは2000Å～1μm程度である。このN層1aはリンを含む気体例えばオキシ塩化リン(POCl₃)等を用いることにより形成する。

【0016】次に、同図(d)に示すように、半導体基板1の表面側のN層1aのみを残して他の部分を除去する。すなわち、半導体基板1の表面側のみにエッティングのレジスト膜を塗布し、フッ酸(HF)と硝酸(HNO₃)の混合液に浸漬して、表面側以外のN層1aを除去した後にレジスト膜を除去し、半導体基板1を純水で洗浄する。

【0017】次に、同図(e)に示すように、半導体基板1の裏面側の全面にアルミニウムベースト4を塗布して焼き付けることにより、半導体基板1の裏面側にP⁺領域1cを形成する。

【0018】次に、同図(f)に示すように、半導体基板1の裏面側に塗布したアルミニウムベースト4をエッティング除去した後、半導体基板1の表面側に反射防止膜2を形成する。この反射防止膜2は半導体基板1に入射される光を効率よく吸収するための膜であり、その厚みが500～1000Å、屈折率が1.90～2.30程度になるように形成される。例えばシリコンとアンモニアとの混合ガスをプラズマ化して析出させた窒化シリコン膜などで形成される。具体的には、プラズマCVD装置内で半導体基板1を150℃～400℃で加熱し、ガス圧を0.2～2.0Torrに維持しながら、高周波電圧を印加する。この反射防止膜2の材料としては窒化シリコン膜の他に、一酸化シリコン(SiO)、二酸化シリコン(SiO₂)、二酸化チタン(TiO₂)などがある。

【0019】次に、同図(g)に示すように、半導体基板1の表面側に形成した反射防止膜2を表面電極5の形状に応じて除去する。すなわち、表面電極5のパターン

と逆パターンを形づくるように反射防止膜2を除去する。

【0020】次に、同図(h)に示すように、半導体基板1の表面側及び裏面側に表面電極5及び裏面電極6を形成する。表面電極5及び裏面電極6は、Ag粉末を主成分とするペーストを半導体基板1の表面及び裏面に厚膜手法で塗布して加熱焼成することにより形成する。

【0021】この表面電極2及び裏面電極3上には、必要に応じて半田層(不図示)などが形成される。なお、表面電極5及び裏面電極6は、メッキ法や真空蒸着法を用いて形成してもよい。

【0022】請求項4に係る太陽電池素子の製造方法も基本的な構成は、上記した請求項1に係る太陽電池素子の製造方法と同一であるが、請求項4に係る太陽電池素子の製造方法では、ドライエッティング装置内に半導体基板1を設置してマスク形成用ガスとエッティングガスでこの半導体基板1の表面に微小な凹凸部を形成すると同時に、もしくはこの微小な凹凸部を形成した後に形状平坦化用ガスを導入する。この形状平坦化用ガスとしては、例えば六フッ化硫黄(SF₆)ガスなどを好適に用いることができるが、半導体基板1をエッティングできるガスであれば六フッ化硫黄ガスに限らない。

【0023】例えば反応性イオンエッティング装置内を50mTorrの真空中に維持すると共に、マスク形成用ガスとして三フッ化メタンガスを12.0scm、塩素ガスを72.0scm、酸素ガスを9.0scm、六フッ化硫黄ガスを65.0scm流しながら、RFパワー500W程度で20分間エッティングすることにより微小な凹凸部1bを形成する。なお、六フッ化硫黄ガスは、三フッ化メタンガスや塩素ガスと同時に流す場合に限らず、後に流してもよい。

【0024】

【発明の効果】以上のように、請求項1に係る太陽電池素子の製造方法では、ドライエッティング装置内に半導体基板を搬入した後に、このドライエッティング装置内にマスク形成用ガスとエッティング用ガスを同時に導入して前記半導体基板に微小な凹凸部を形成することから、半導体基板の表面にエッティングのマスクとなる膜を形成する工程と、このマスクとなる膜をエッティングして半導体基板の表面に微小な凹凸部を形成する工程が一つの工程になり、製造工程を簡略化して短時間で製造できるようになると共に、半導体ウェハとして多結晶基板を用いた場合でも、この半導体基板の全面を均一にエッティングできるようになる。

【0025】また、請求項4に係る太陽電池素子の製造方法では、ドライエッティング装置内に半導体基板を搬入した後に、このドライエッティング装置内にマスク形成用ガスとエッティングガスを導入して半導体基板に微小な凹凸部を形成すると同時に、もしくは微小な凹凸部を形成した後に形状平坦化用ガスを導入することから、半導体基板の表面に形成される微小な凹凸部の先端部が鋭くなりすぎて次工程でも破損することが有効に防止できると共に、半導体基板の表面積が増大しすぎて太陽電池の開放電圧(V_{oc})が低下することを防止できる。すなわち、半導体基板が多結晶シリコンであっても面方位に依存せずに凹凸部を均一に形成でき、光吸収が増加して太陽電池の特性が向上する。

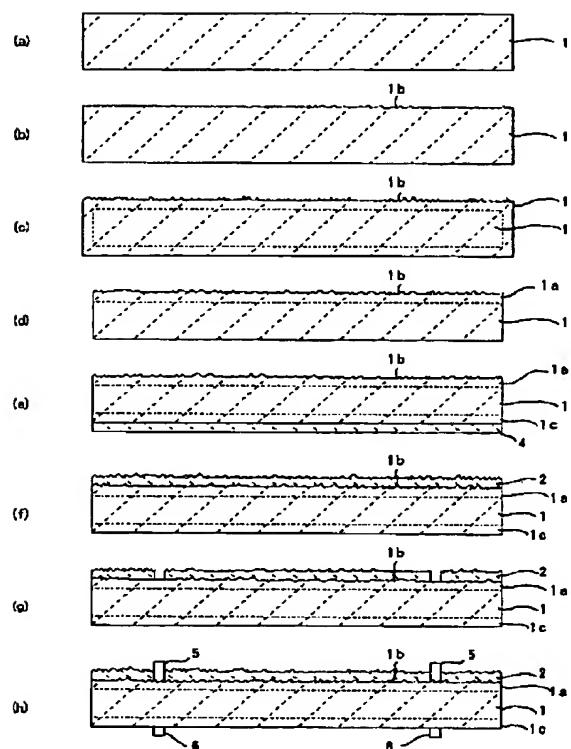
【図面の簡単な説明】

【図1】本発明に係る太陽電池素子の製造方法の一実施例を示す図である。

【符号の説明】

30 1···半導体基板、1b···微小な凹凸部、5···表面電極、6···裏面電極

【図1】



フロントページの続き

(72)発明者 白沢 勝彦
滋賀県八日市市蛇溝町長谷野1166番地の6
京セラ株式会社滋賀工場内